



PTO/SB/02B (11-00)
Approved for use through 10/31/2002. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

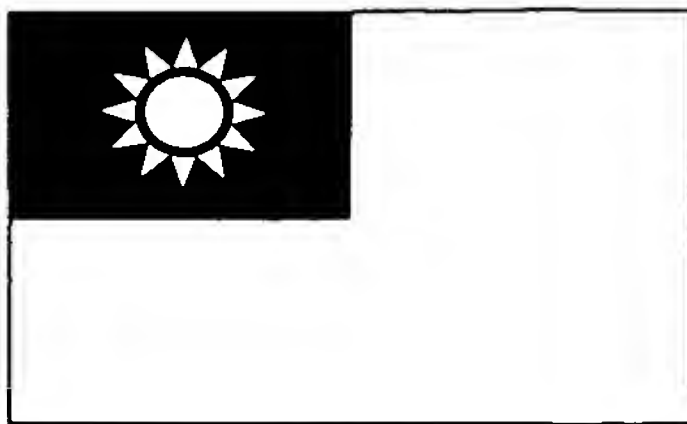
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092106402	Taiwan R.O.C	03/21/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 03 月 21 日
Application Date

申請案號：092106402
Application No.

申請人：聯發科技股份有限公司
Applicant(s)

局長
Director General

蔡練生

2003 4 25

發文日期：西元 年 月 日
Issue Date

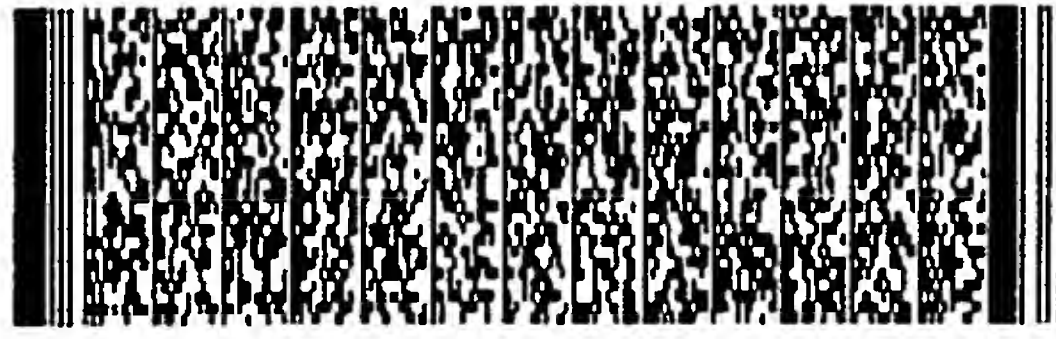
發文字號：
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	經由多工器存取儲存於記憶庫之資料的微控制器
	英文	MICROCONTROLLER WHICH ACCESSES DATA STORED IN MEMORY BANKS THROUGH A MULTIPLEXER
二、 發明人 (共4人)	姓名 (中文)	1. 曾寶慶 2. 宋秉乘
	姓名 (英文)	1. Tseng, Pao-Ching 2. Sung, Ping-Cheng
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中文)	1. 臺北市文山區景隆街105號二樓 2. 新竹市關東路二五三號五樓
	住居所 (英文)	1. 2F, No. 105, Ching-Lung St., Wen-Shan District, Taipei City, Taiwan, R.O.C. 2. 5F, No. 253, Kuan-Tung Rd., Hsin-Chu City, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 聯發科技股份有限公司
	名稱或姓名 (英文)	1. MediaTek Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市新竹科學工業園區創新一路13號1F (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 1F, No. 13, Innovation Road 1, Science-Based Industrial Park, Hsin-Chu City, Taiwan, R.O.C.
	代表人 (中文)	1. 蔡明介
	代表人 (英文)	1. Tsai, Ming-Kai

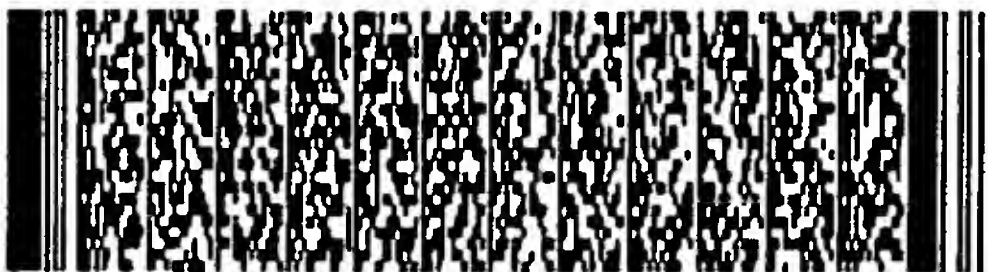


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	
	英文	
二、發明人 (共4人)	姓名 (中文)	3. 陳炳盛
	姓名 (英文)	3. Chen, Ping-Sheng
	國籍 (中英文)	3. 中華民國 TW
	住居所 (中文)	3. 嘉義縣中埔鄉隆興村六鄰十三號
	住居所 (英文)	3. No. 13, Community 6, Lung-Hsing Tsun, Chung-Pu Hsiang, Chia-Yi Hsien, Taiwan, R.O.C.
三、申請人 (共1人)	名稱或姓名 (中文)	
	名稱或姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	

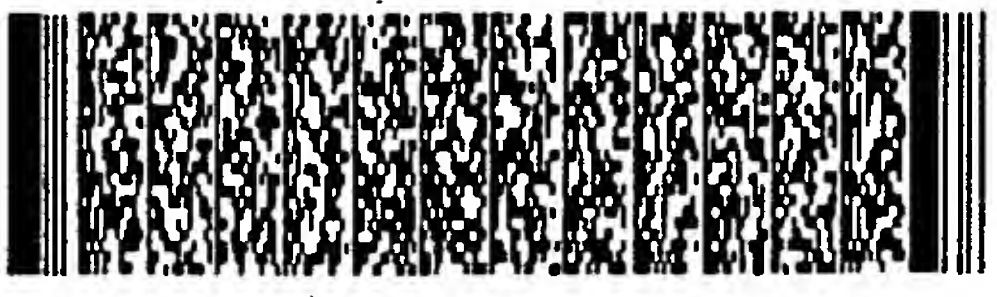


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	
	英文	
二、發明人 (共4人)	姓名 (中文)	4. 杜立群
	姓名 (英文)	4. Tu, Li-Chun
	國籍 (中英文)	4. 中華民國 TW
	住居所 (中文)	4. 台北市南港區福德街三0九巷四十號一樓
	住居所 (英文)	4. 1F, No. 40, Lane 309, Fu-Te St. Na-Kang District, Taipei City, Taiwan, R.O.C.
三、申請人 (共1人)	名稱或姓名 (中文)	
	名稱或姓名 (英文)	
	國籍 (中英文)	
	住居所 (營業所) (中文)	
	住居所 (營業所) (英文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：經由多工器存取儲存於記憶庫之資料的微控制器)

一種可擴充記憶庫的微控制器包含一微處理器、複數個記憶庫、一記憶庫控制電路以及一多工器。該複數個記憶庫的容量大於該微控制器單一指令可定址的空間，並且其中該記憶庫中儲存著中斷服務常式。該記憶庫控制電路根據該微處理器的中斷發生和中斷服務常式執行結束訊號來產生一選擇訊號。該多工器包含一第一輸入端、一第二輸入端、一選擇端以及一輸出端，根據該記憶庫控制電路由輸入端輸入的選擇訊號來輸出由該第一輸入端接收的該微處理器所發出的頁面選擇訊號，或者是由該第二輸入端接收的一預定之頁面選擇訊號，使中斷發生時該微處理器可至儲存該中斷服務常式的記憶庫存取資料。

伍、(一)、本案代表圖為：第 3 圖

(二)、本案代表圖之元件代表符號簡單說明：

六、英文發明摘要 (發明名稱：MICROCONTROLLER WHICH ACCESSES DATA STORED IN MEMORY BANKS THROUGH A MULTIPLEXER)

A microcontroller with expandable memory banks includes a processor, a plurality of memory banks, a memory bank control circuit and a multiplexer. The microcontroller has one interrupt service routine (ISR) stored in one of the plurality of memory banks which are bigger than the addressing space of a microcontroller. The memory bank control circuit generates a memory bank selection

四、中文發明摘要 (發明名稱：經由多工器存取儲存於記憶庫之資料的微控制器)

20 微處理器

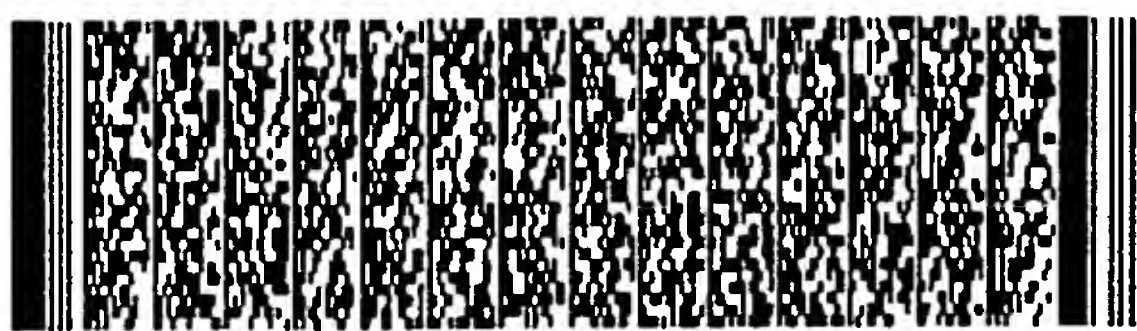
22 外部記憶體

23 記憶庫控制電路

24 多工器

六、英文發明摘要 (發明名稱：MICROCONTROLLER WHICH ACCESSES DATA STORED IN MEMORY BANKS THROUGH A MULTIPLEXER)

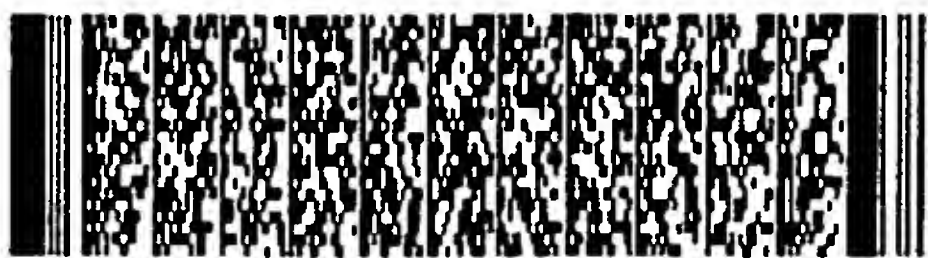
signal according to issuing interrupt and interrupt service routine execution end signal. The multiplexer has a first input end, a second input end, a selection end, and an output end. The multiplexer outputs a page number received by the first input end from the processor or outputs a predetermined page number received by the second input end according to a selection signal from



四、中文發明摘要 (發明名稱：經由多工器存取儲存於記憶庫之資料的微控制器)

六、英文發明摘要 (發明名稱：MICROCONTROLLER WHICH ACCESSES DATA STORED IN MEMORY BANKS THROUGH A MULTIPLEXER)

memory bank control circuit so that the processor can access data stored in the memory bank which stores the ISR when an interruption occurs.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

發明所屬之技術領域

本發明提供一種記憶體管理之方法，尤指一種微處理器管理外部記憶體之方法

先前技術

MCS(Micro Computer System)是 Intel公司對微處理器的總稱，而其所開發的 MCS-51/52系列的微處理器更是普遍地應用在工業界中。一般而言，微處理器只含有少量的記憶體及輸入輸出點，以 MCS-51系列的微處理器為例，它有 4K位元組的程式記憶體、128位元組的資料記憶體以及 32條輸入輸出點，MCS-52系列的微處理器則是將程式記憶體增加為 8K位元組，以及將資料記憶體增加為 256位元組，而 MCS-52與 MCS-51系列的微處理器同樣是使用一個 8位元的中央處理單元。程式記憶體用來存放使用者所撰寫的程式，屬於唯讀記憶體 (ROM)，資料記憶體則是隨機存取記憶體 (RAM)，可供中央處理單元運作時讀取或寫入資料，通常是用來當程式執行時暫時存放資料的暫存器。MCS-51/52系列的微處理器都可以由外部擴充記憶體，最大可擴充至 64K位元組。

然而在一些應用之中，使用者可能會需要撰寫很大的程式碼或是使用很大的陣列表，如此一來 64K位元組的外

五、發明說明 (2)

部擴充程式記憶體仍然不夠使用。記憶體庫切換 (bank switch) 是一種可以將記憶體大幅擴充的方法，使用微處理器上多出的接腳作為解碼線來對超過 64K 位元組的記憶體作定址，若外部記憶體是一個大容量的記憶體裝置，則多出的接腳可以直接作為位址線，若外部記憶體是數個小容量的記憶體裝置，則多出的接腳可用來選擇記憶體晶片。由於微處理器最大的外部擴充記憶體為 64K 位元組，所以可用 64K 位元組作為記憶體庫切換的基本單位，稱為一個頁 (page)。記憶體庫切換最大的問題在於中斷向量表 (interrupt vector table) 配置的位址，因為中斷向量表通常會放在記憶體中某個特定的位址，雖然程式在運作時可以在各個頁作切換，但是當中斷發生時，程式會立刻於所在頁中的特定位址去尋找中斷向量表，而且此時程式並無法作記憶體庫切換，當程式找不到中斷向量表時，便會產生錯誤。一般解決這個問題的方法，便是在每個記憶體庫中都保留一公用區 (common area)，公用區中儲存中斷向量表、中斷服務常式 (interrupt service routine, ISR)、通用函式庫以及記憶體庫切換所需的資料，所以不論程式運作在那一個頁，當程式發生中斷時，程式都可以於所在的頁中找到中斷向量表繼續程式的執行。

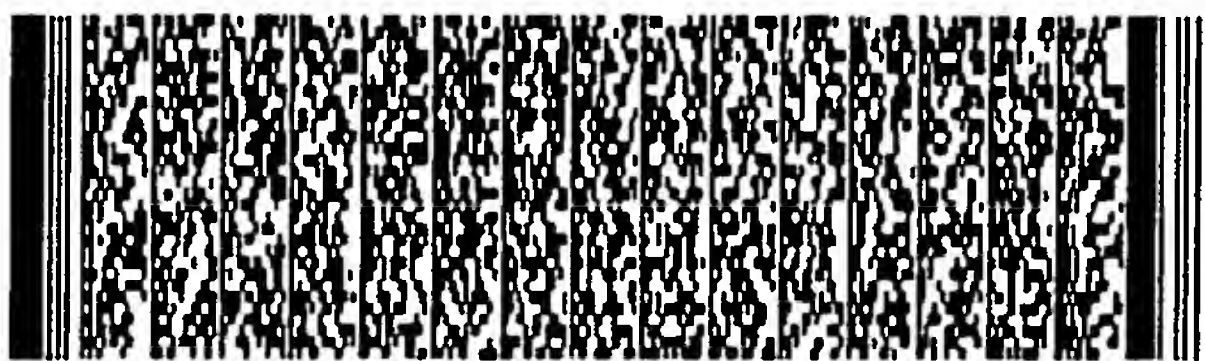
請參考圖一，圖一為習知外部程式記憶體 12 配置之示意圖。假設有一 MCS-51/52 系列的微處理器使用記憶體庫切換的方式在外部擴充 512K 位元的記憶體 12，分為 8 個頁，

五、發明說明 (3)

斷需的憶理所到位執的每
中所頁記處位中回憶另表式知以
放換二，微的頁先記。量常習所
存切第式於料二會的式向務因，
來庫叫常對資第式來程的服。內，
用憶呼定為何取程原行設斷式區。
區記要設因任存，回執預中程用換
及需庫，響碼後換續部至行共切
共以式憶碼影頁之切繼內跳執於的
的庫程記頁會的畢碼址其，續位頁
元的式的取的不定完頁位至容繼式作
函頁讀庫並設理將的跳內址常要
用一中憶碼據處式式的會的位置需
通第區記頁依式常程器載的服不
、在用需變以程定來理記式斷故
式當共所改可的設原處所程中，
常，至定中就頁庫中，址來、式
務說跳設區器二憶頁時位原表程
服來即先用理第記一生一到量的
斷例立會共處於由第發此回向同
中舉會式在微。到斷據再斷相
為、。常，著式中回中根後中有
頁表料時定言接程區再當再然，都
個量資式設而，的用，，式頁
每向的程庫器址需共庫址行方一

由上述可知，習知 MCS-51/52 系列的微處理器所提供的程式記憶體至 64K 位元的組接腳，但是一個可再將外部程式記憶體的切換空間用並式、複製的切換空通式會

最大只能利用擴充外部程式記憶體作大幅的擴充，但是一個記憶庫中斷服資之區，是用來存放中斷所需的資料，而這些資料在每個記憶庫的共用區中，如此一來，



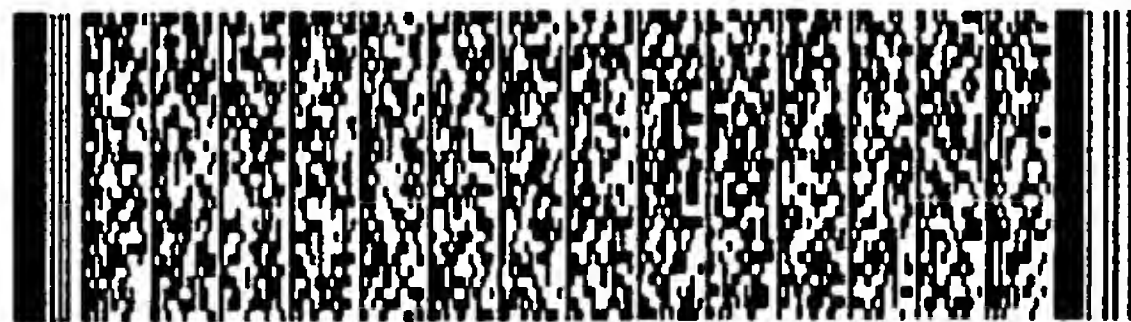
五、發明說明 (4)

記憶體的空間便無法有效的被利用。

發明內容

因此本發明之主要目的係提供一種微處理器管理外部記憶體之方法，以解決上述問題。

一種可擴充記憶庫的微控制器，其包含一微處理器，大於微控制器單一指令可定址空間的複數個記憶庫 (memory bank)，連接於該微處理器，用來儲存資料及程式，該複數個記憶庫中亦儲存著中斷服務常式 (interrupt service routine)；以及一數個記憶庫控制之器間。該多工器包連接於該微處理器及該複數個記憶庫。第一該輸出端，用訊號來接收第一該微處理器的輸出，選擇其係用控制式訊號的應接電路行來號或使中

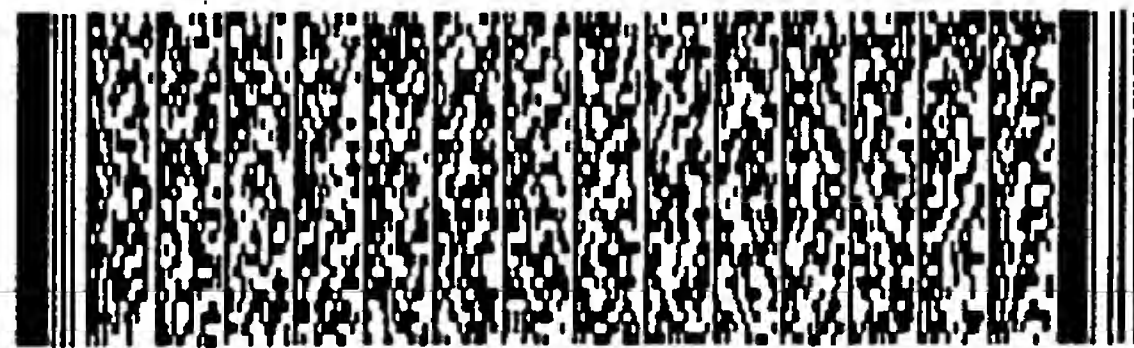
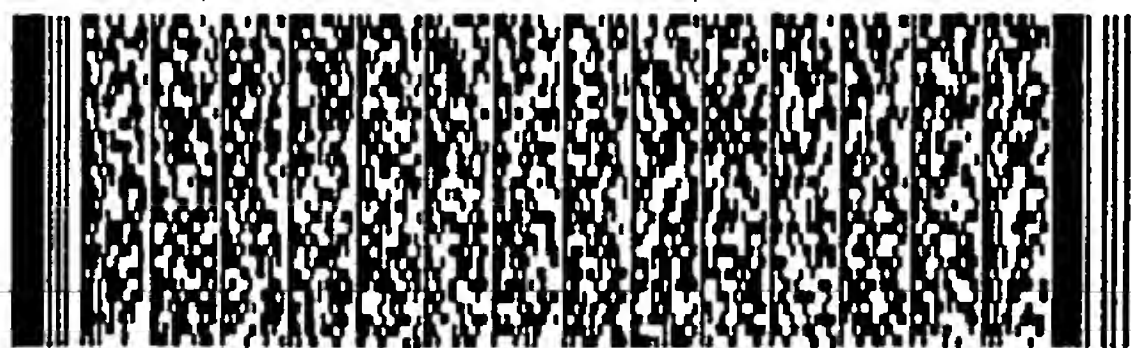


五、發明說明 (5)

記憶庫存取資料。

實施方式

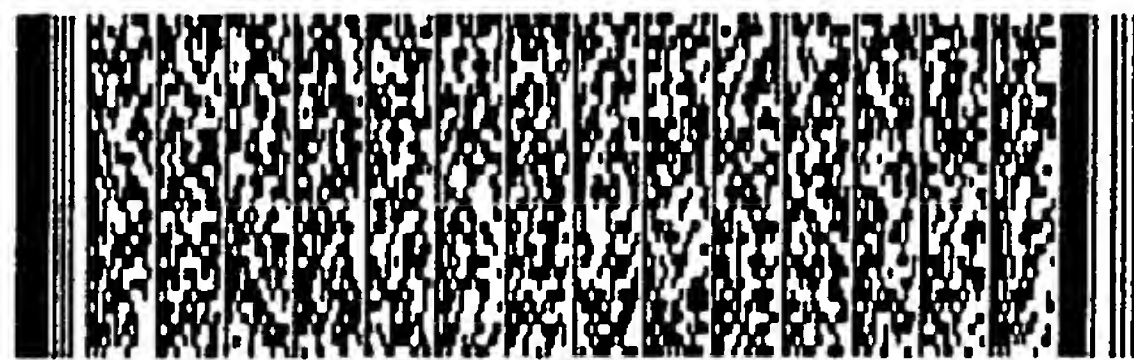
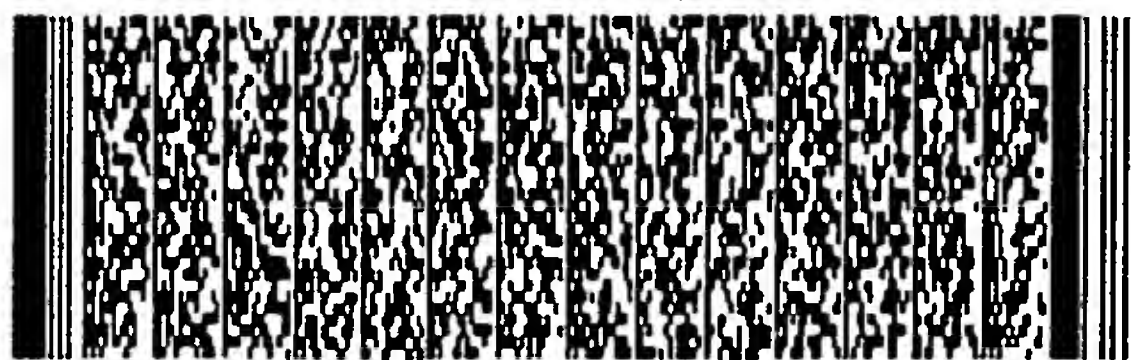
請參考圖二，圖二為本發明微處理器的外部記憶體 22 其記憶庫配置之示意圖。微處理器 (圖未示) 的外部記憶體 22 在使用記憶庫交換的記憶體配置方式時，需在每一個記憶庫中皆需要複製一份共用區的資料，相當耗費記憶體空間，若可以減少共用區中存放資料的大小，就能夠大幅的節省記憶體的空間。本發明將外部記憶體 22 的每一個記憶庫的共用區 24 所包含的中斷服務常式取出，也就是記憶庫的共用區 24 不包含中斷服務常式，而僅在外部記憶體的其中一個記憶庫之中儲存一份中斷服務常式 26，於中斷發生時再切換至儲存的中斷服務常式 26 的記憶庫中讀取資料，如此每一個記憶庫的共用區就都縮小了，相對的每一個記憶庫就有更多的可用空間，也能減少記憶庫切換的機率。舉例來說，假設外部記憶體 22 的大小為 512K 位元組，分成 8 個記憶庫，每一個記憶庫的大小為 64K 位元組，而每一個記憶庫需要 10K 位元組的記憶體空間來儲存共用區資料，而其中中斷服務常式就佔了 4K 位元組，所以將每一個共用區中的中斷服務常式取出而僅儲存一份中斷服務常式 26 於記憶庫的第 0 頁，除了記憶庫的第 0 頁之外，每一個資料庫的可用空間由原來的 54K 位元組增加為 58K 位元組，共增加了 $4K * (8 - 1) = 28K$ 位元組的記憶體空間。因為中斷服務常式



五、發明說明 (6)

26只存在記憶庫的第0頁，所以當中斷發生時，微處理器需將工作中的資料庫切換至記憶庫的第0頁作中斷處理，本發明使用一個記憶庫控制電路和多工器配合微處理器的中斷發生和中斷服務常式執行結束訊號，於中斷發生時將微處理器切換至記憶庫的第0頁中執行中斷服務常式，如此便可如上所述將中斷服務常式由外部記憶體的各個記憶庫的共用區中移出，而僅儲存一份的中斷服務常式於外部記憶體其中的一個記憶庫之中，詳細的說明如下。

請參考圖三，圖三為本發明微處理器20與外部記憶體22連接之示意圖。微處理器20的埠0(P0)及埠2(P2)直接連接於外部記憶體22，用來定址以及存取外部記憶體22的記憶庫，微處理器20的埠1(P1)經由一多工器24連接於外部記憶體22，多工器24包含一第一輸入端、一第二輸入端、一輸出端以及一選擇端。多工器24的第一輸入端連接於微處理器的埠1，微處理器20連接外部記憶體22時，以埠1作為頁面選擇器，也就是微處理器20藉由埠1來輸出外部記憶體22的記憶庫頁碼。多工器24的第二輸入端連接於一預設的記憶庫頁碼訊號(Set)，其中預設的記憶庫頁碼為儲存中斷服務常式的記憶庫頁碼。多工器24的輸出端連接於外部記憶體22，而輸出端傳送致外部記憶體22的訊號用來選擇外部記憶體22的記憶庫頁碼。多工器24的選擇端連接於一記憶庫控制電路23之輸出端(Se1)。該記憶庫控制電路23在平常時及中斷服務常式執行結束之後會送出低電位

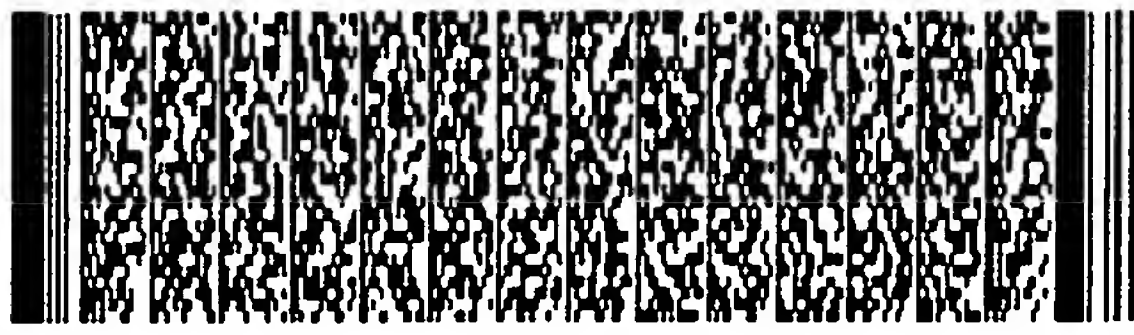


五、發明說明 (8)

的記憶庫頁碼訊號，記憶庫控制電路23在低電位的狀態
時，多工器24輸出微處理器20選擇的記憶庫頁碼訊號，但
是於中斷發生至中斷服務常式執行結束之前時，記憶庫控
制電路23會輸出高電位，此時多工器24便會輸出預設的記
憶庫頁碼訊號，將微處理器20切換至儲存中斷服務常式的
記憶庫中斷處理。

中記用方記部服的效
生個佔一部外斷大有
發一區另外充中很更
在每用，取擴有區以
器於共間存式含用可
理在少空器方份共則
處存減用理的一了明
微將，可處換製佔發
的可出的微交複式本
供此移庫高庫都常而
提如式憶提憶中務，
所，常記，記庫服間
明庫務個會用憶斷空
發憶服一機使記中的
本記斷每的在個而體
，換中了庫術一，憶。
術切的加憶技每料記間
技器中增記知在資費空
知工之面換習須區浪的
習多區方切。必用當體
於用用了一了率，共相憶
較利共，少效時的，記
相，的間減的體式分用
時庫空也體憶常部利
斷憶自面憶記務一的

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利的涵義範圍。



圖式簡單說明

圖式之簡單說明

圖一為習知外部程式記憶體配置之示意圖。

圖二為本發明微處理器的外部記憶體其記憶庫配置之示意圖。

圖三為本發明微處理器與外部記憶體連接之示意圖。

圖式之符號說明

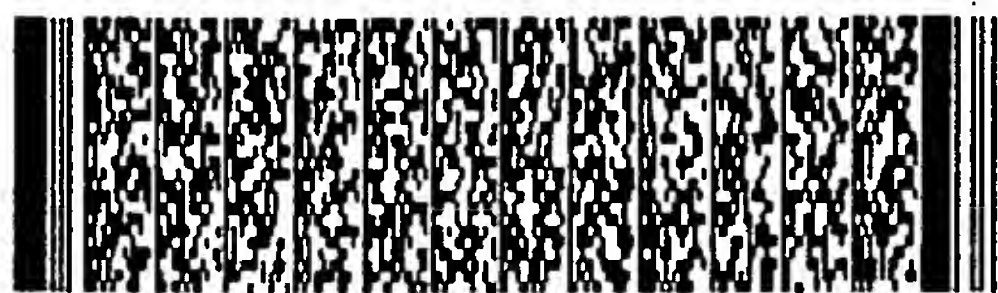
12 外部程式記憶體

20 微處理器

22 外部記憶體

23 記憶庫控制電路

24 多工器



六、申請專利範圍

1. 一種可擴充記憶庫的微控制器，其包含：

一 微 處 理 器 ；

複數個記憶庫 (memory bank)，連接於該微處理器，用來儲存資料及程式，該複數個記憶庫中亦儲存著中斷服務常式 (interrupt service routine)；

一記憶庫控制電路，連接於該微處理器，用來根據微處理器的中斷發生來源以及中斷服務常式執行結束訊號或訊是根據該微處理器所存取之中斷相關指令來產生一選擇訊號；以及

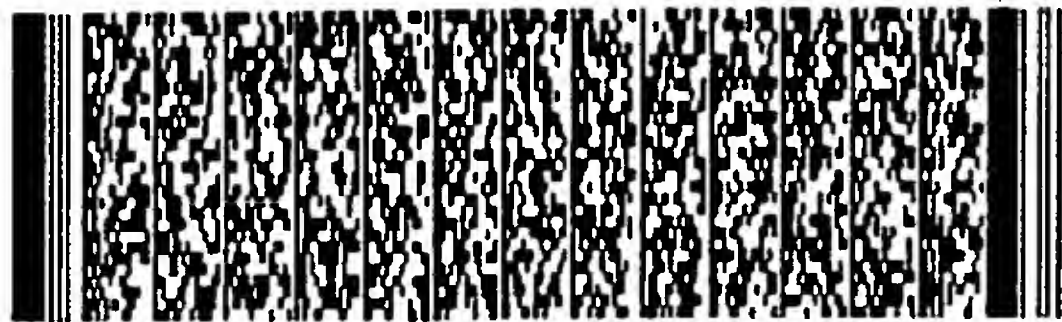
一多工器，連接於該微處理器及該複數個記憶庫之

月，其包含：

一 第一輸入端，連接於該微處理器之第一輸出端，用來接收由該微處理器發出的頁面選擇訊號，該頁面選擇訊號係用來選擇記憶庫；

用具，根據選定中，於根面預該端，頁或存輸出對端的整儲輸出出調至第二其輸出發被可第二，之端可器之號，路出的理器訊電輸出處理擇制一發微處選及控第端該微面以庫之出時。該頁；憶器輸生料於的庫記理二發資接定憶該處第斷取連預記於微之中存，或的接該器使庫，或的接該器使庫端整式連由理，憶入調常，出處號記輸被務端輸微訊的二可服擇號該擇式第一斷選訊或選常一收中一擇號面務接該選訊頁服來有該擇之斷

2. 如申請專利範圍第1項所述之微控制器，其中該微處



六、申請專利範圍

理器為 MCS 系列之微處理器。

3. 如申請專利範圍第 1 項所述之微控制器，其中該複數個記憶庫具有擴充性，並且複數個記憶庫的容量大於該微控制器單一指令可定址的空間。

4. 如申請專利範圍第 1 項所述之微控制器，其中該多工器另包含第三個以上之輸入端，用來接收不同的可被調整或預定的頁面選擇訊號，其係對應於具有不同的中斷服務常式之記憶庫。

5. 如申請專利範圍第 4 項所述之微控制器，其中該記憶庫控制電路可根據該微處理器多種的中斷發生來源以及中斷服務常式執行結束的訊號或是根據該微處理器所存取之中斷相關指令來產生多種的選擇訊號。

6. 如申請專利範圍第 1 項所述之微控制器，其中每一個記憶庫中皆含有一共用區，該共用區中未包含中斷服務常式。

7. 如申請專利範圍第 1 項所述之微控制器，其中該中斷服務常式所呼叫的函式係與該中斷服務常式儲存於同一個記憶庫之中。



六、申請專利範圍

8. 一種存取連接於一微處理器之記憶體之方法，該記憶體包含複數個記憶庫，該方法包含：

(a)提供一多工器，連接於該微處理器及該複數個記憶庫之間；

(b)將一中斷服務常式儲存於該複數個記憶庫的其中一個記憶庫中；

(c)於該微處理器未發生中斷時，使用該多工器根據該微處理器之第一輸出端發出的頁面選擇訊號選擇存取的記憶庫；

(d)於該微處理器發生中斷時，使用該多工器根據該微處理器之第二輸出端發出的可被調整或預定之頁面選擇訊號選擇存取該儲存中斷服務常式的記憶庫。

9. 如申請專利範圍第8項所述之方法，其中該微處理器為MCS系列之微處理器。

10. 如申請專利範圍第8項所述之方法，其另包含將一未包含中斷服務常式的共用區儲存於每一個記憶庫中。

11. 如申請專利範圍第8項所述之方法，其另包含將該中斷服務常式所呼叫的函式儲存於同一個記憶庫之中。

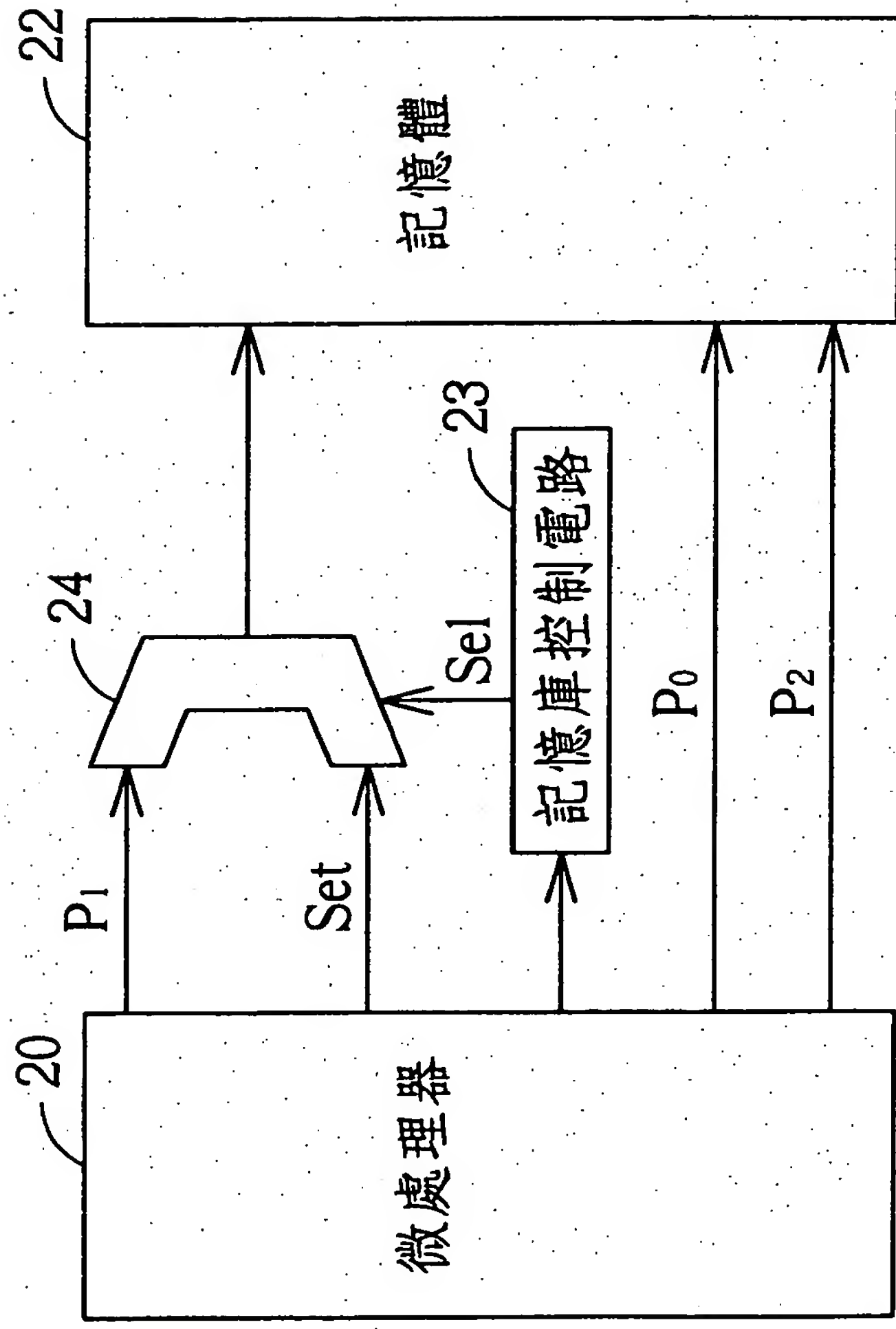


	第0頁	第1頁	第2頁	第3頁	第4頁	第5頁	第6頁	第7頁
0K	共用區	共用區	共用區	共用區	共用區	共用區	共用區	共用區
10K								
64K								

圖一

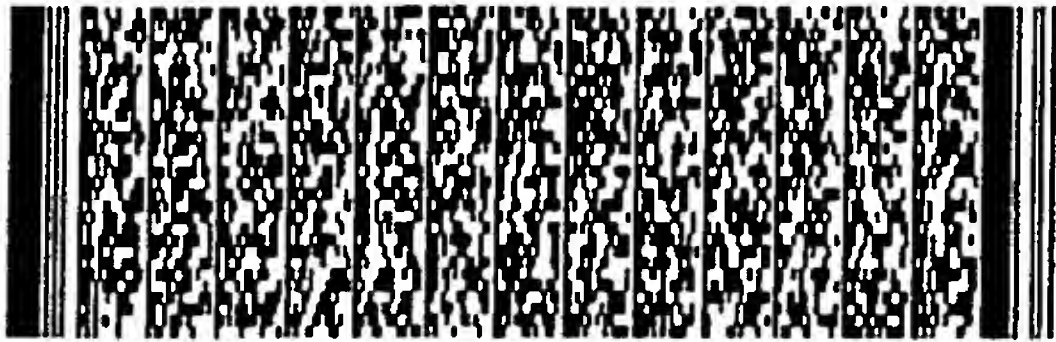
第0頁	第1頁	第2頁	第3頁	第4頁	第5頁	第6頁	第7頁
共用區 (不含ISR)	共用區 (不含ISR)	共用區 (不含ISR)	共用區 (不含ISR)	共用區 (不含ISR)	共用區 (不含ISR)	共用區 (不含ISR)	共用區 (不含ISR)
24							
26	ISR						

圖二

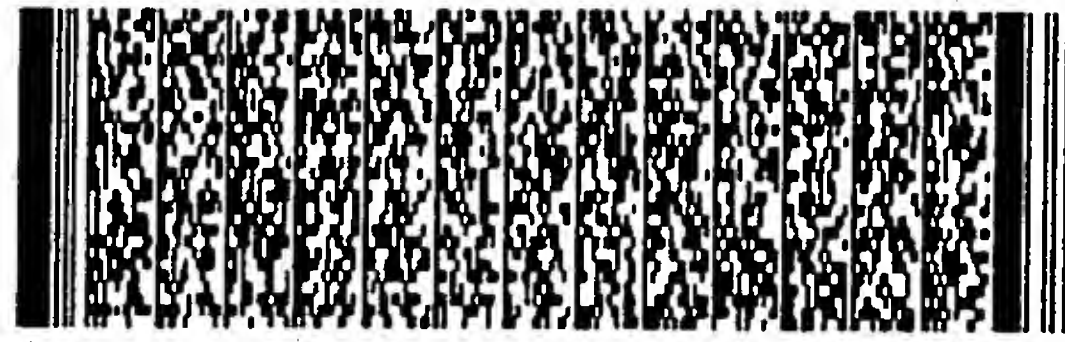


圖三

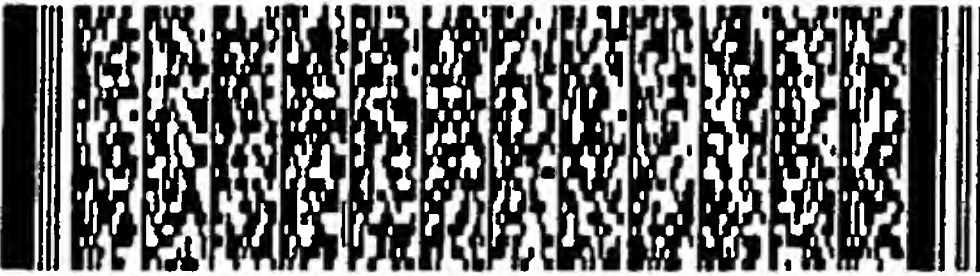
第 1/19 頁



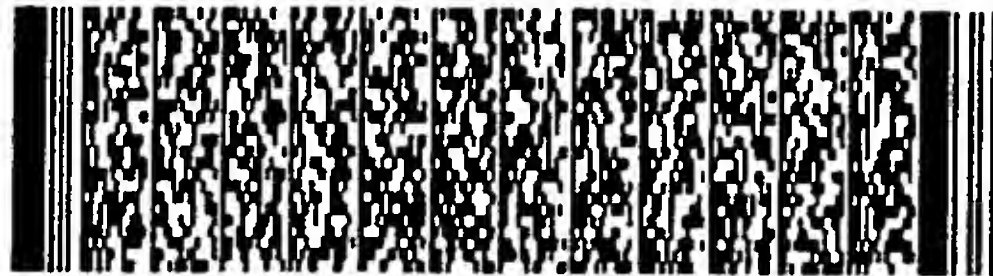
第 1/19 頁



第 2/19 頁



第 3/19 頁



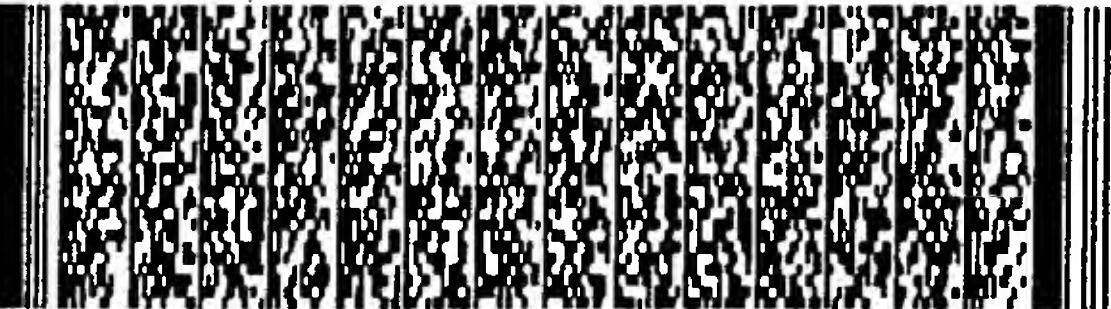
第 4/19 頁



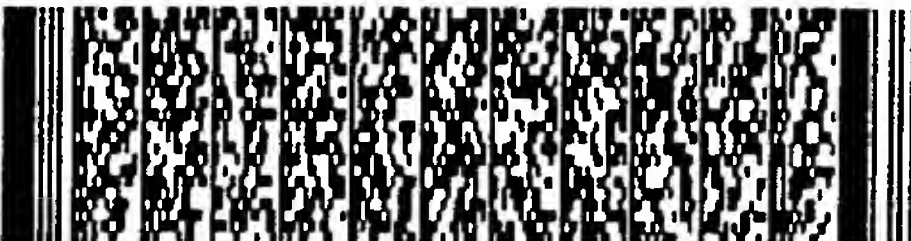
第 4/19 頁



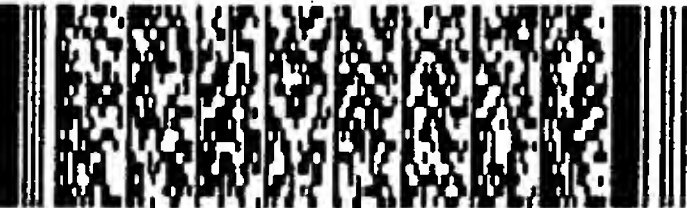
第 5/19 頁



第 6/19 頁



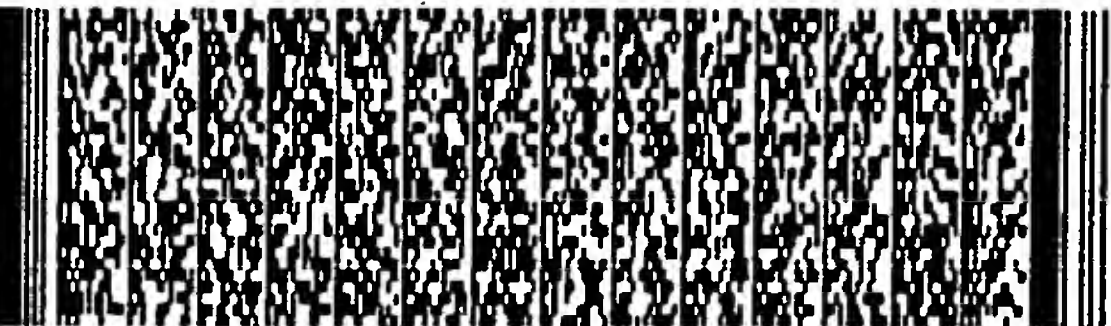
第 7/19 頁



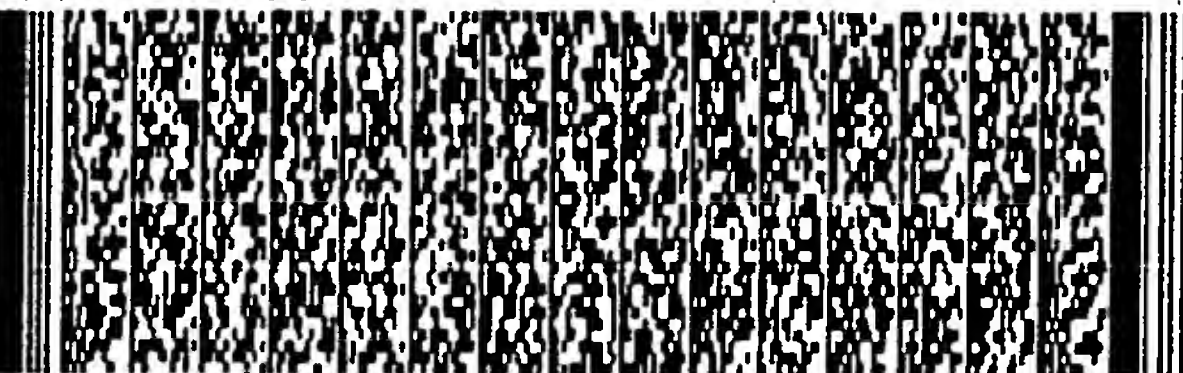
第 8/19 頁



第 8/19 頁



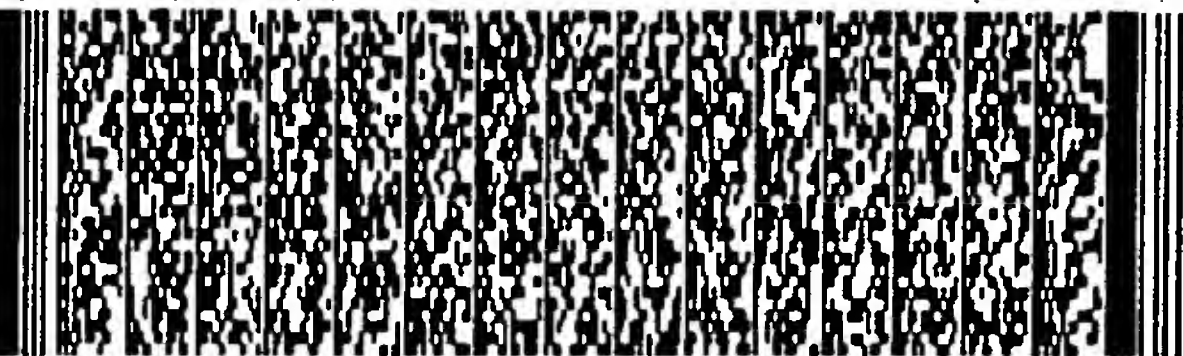
第 9/19 頁



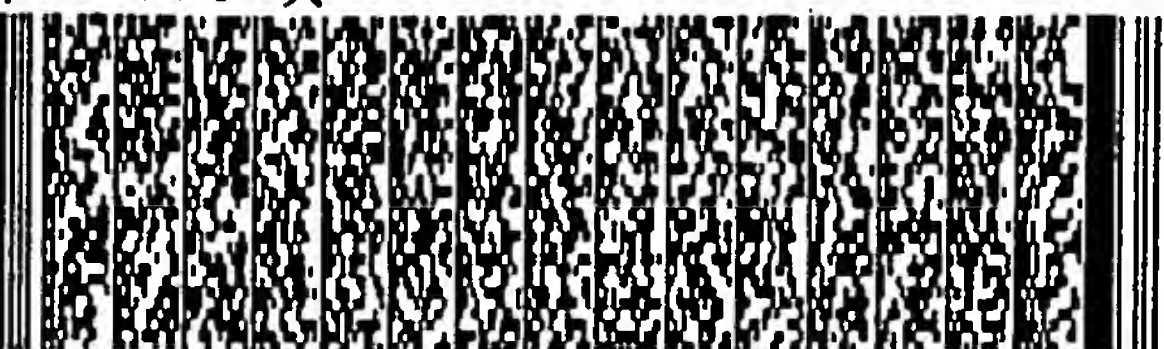
第 9/19 頁



第 10/19 頁



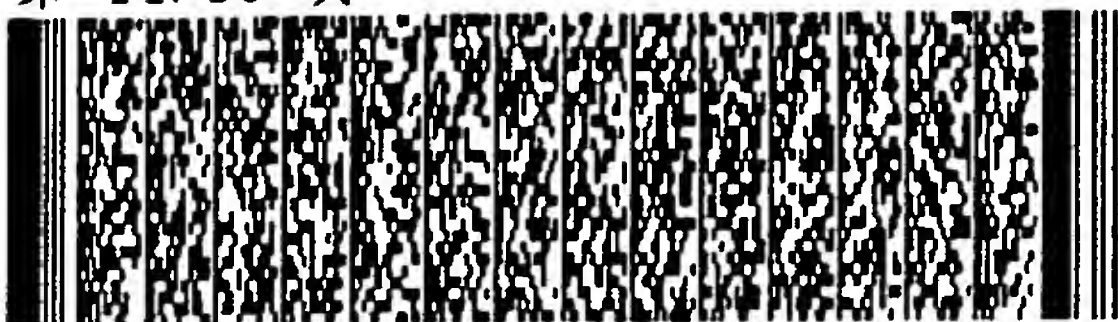
第 10/19 頁



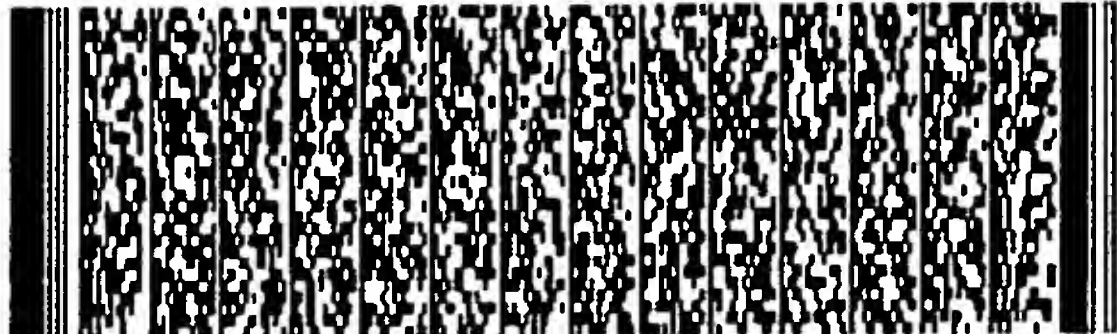
第 11/19 頁



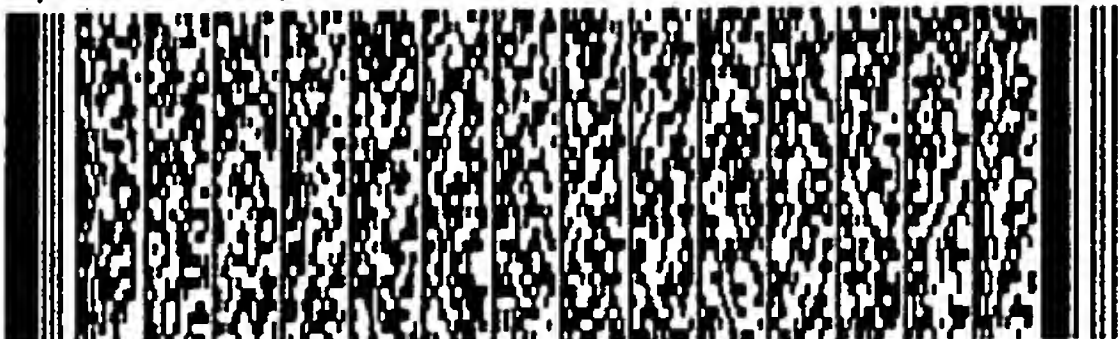
第 11/19 頁



第 12/19 頁



第 12/19 頁



第 13/19 頁



第 13/19 頁



第 14/19 頁



第 14/19 頁



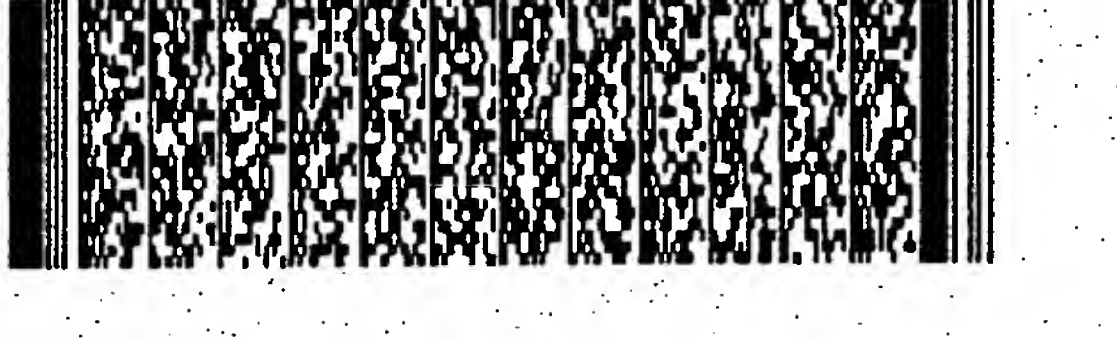
第 15/19 頁



第 15/19 頁



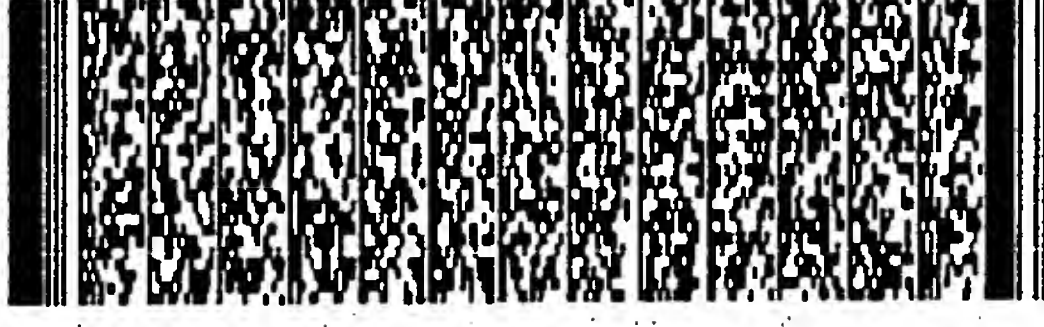
第 16/19 頁



第 17/19 頁



第 17/19 頁



第 18/19 頁



第 19/19 頁

